

Formats de tramage sur les interfaces ATM DS-3 et E3

Contenu

[Introduction](#)

[Conditions préalables](#)

[Conditions requises](#)

[Components Used](#)

[Conventions](#)

[Comprendre ADM et PLCP](#)

[E3](#)

[Mappage](#)

[PLCP](#)

[SMA](#)

[Choix de tramage sur les interfaces Cisco](#)

[Confirmer votre configuration](#)

[Dépanner les incohérences de type de trame](#)

Introduction

Le signal numérique de niveau 3 (DS-3) prend en charge des débits allant jusqu'à 44,736 Mbits/s et est un type de liaison populaire pour les applications de réseau fédérateur WAN. Les lignes DS-3 sont conçues pour transporter de manière synchrone jusqu'à 28 lignes DS-1 (T1). Le document T1.107-1998 de l'American National Standards Institute (ANSI) définit les spécifications électriques des liaisons DS-3.

L'E3 prend en charge des débits allant jusqu'à 34,368 Mbits/s et est un type de liaison populaire pour les applications de réseau fédérateur WAN en dehors de l'Amérique du Nord.

La plupart des interfaces DS-3 et E3 offrent un choix de quatre formats de tramage. Ces formats diffèrent par le nombre d'octets de surcharge, le nombre d'octets de charge utile et la méthode de délimitation des cellules ATM adjacentes.

Ce document passe en revue les quatre formats de tramage et explique comment dépanner les erreurs de ligne de couche physique telles qu'affichées par la commande **show controllers atm**.

Conditions préalables

Conditions requises

Aucune spécification déterminée n'est requise pour ce document.

Components Used

Ce document n'est pas limité à des versions de matériel et de logiciel spécifiques.

Conventions

For more information on document conventions, refer to the [Cisco Technical Tips Conventions](#).

Comprendre ADM et PLCP

Pour la technologie ATM, ce document utilise le format multiframe décrit dans la recommandation G.704.

Un flux de bits DS-3 est organisé sous la forme d'une série de trames multitrames, appelées trames M. Chaque trame M est divisée en sept sous-trames M de 680 bits chacune. Une sous-trame M est ensuite divisée en huit blocs de 85 bits chacun. Un bloc de 85 bits comprend 84 bits d'informations utilisateur et l'un de ces bits de surcharge de tramage :

- **P1, P2**—Les bits P servent de contrôle de parité pour protéger contre les erreurs de bits lorsque la trame traverse le câble physique.
- **X1, X2** : les bits X sont utilisés pour indiquer les trames multiples reçues en erreur vers l'extrémité distante.
- **F1, F2, F3, F4**—Les bits F servent de signaux d'alignement utilisés par l'équipement récepteur pour identifier les positions des bits de surcharge. Les valeurs sont F1 = 1, F2 = 0, F3 = 0, F4 = 1.
- **Les bits M1, M2 et M3**—M servent de signal d'alignement multiframe utilisé pour localiser les sept sous-trames M, à l'intérieur du multiframe. Les valeurs sont M1 = 0, M2 = 1, M3 = 0.
- Bits C utilisés comme dotation en bits avec tramage M23 et comme surveillance des performances de bout en bout du chemin en service avec tramage C-bit.

Sur un total de 4 760 bits, chaque trame M comprend 4 704 bits utilisateur et 56 bits de surcharge de tramage.

E3

Pour la technologie ATM, ce document utilise la structure de trame de base décrite dans les recommandations G.832 ou G.751.

Avec G.832, la structure de trame E3 de base comporte sept octets de surcharge et 530 octets de charge utile. Les octets de surcharge sont utilisés pour l'alignement des trames, la surveillance des erreurs et la maintenance.

Avec G.751, 4 quatre signaux numériques sont multiplexés à une vitesse de 8 448 kbits/s

Mappage

Il existe deux méthodes pour mapper les cellules ATM dans la structure de tramage DS-3 ou [E3](#) :

- Protocole de convergence de couche physique (PLCP).
- Mappage direct ATM (ADM).

E3 utilisant la recommandation G.832 ne peut utiliser que le mappage ADM.

PLCP

Le PLCP se compose de sous-cadres normalement représentés dans la documentation technique comme une grille bidimensionnelle de lignes et de colonnes de cellules et d'octets de surcharge. Chaque ligne comprend 53 octets de cellule ATM et quatre octets de surcharge et de gestion de tramage, comme illustré dans ce schéma :

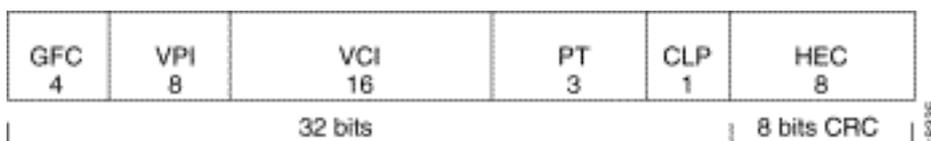


Dans ce schéma, le POI correspond à l'indicateur de surcharge de chemin et le POH à l'indicateur de surcharge de chemin. A1 et A2 assurent l'alignement des trames et doivent suivre un modèle distinct de 1 et de 0.

SMA

Le protocole PLCP a été initialement conçu pour transmettre les informations de synchronisation de la couche physique à une couche supérieure spéciale afin de prendre en charge les services isochrones. Comme ATM n'utilise pas ces services, PLCP introduit des frais généraux supplémentaires et ADM remplace PLCP.

ADM mappe les cellules ATM directement en trames DS-3 ou E3. Le champ de contrôle d'erreur d'en-tête (HEC) de l'en-tête ATM à cinq octets sert à identifier le début de la cellule initiale dans une trame. Un périphérique récepteur examine le flux de bits entrant et vérifie si un ensemble de huit bits comprend un contrôle de redondance cyclique (CRC) valide pour les 32 bits précédents.



Pour comprendre pourquoi vous utiliseriez ADM plutôt que PLCP, examinez les différences entre les deux protocoles :

- Taux de charge utile :ADM = (672 bits par sous-trame M) x (7 sous-trames M) / (106,4 microsecondes) = 44,21 Mbits/s
PLCP = (8 000 trames par seconde) x (12 cellules par trame) = 96 000 cellules par seconde = 40,70 Mbits/s
- Délimitation de cellule :PLCP : les cellules ATM se trouvent à des emplacements prédéterminés dans chaque ligne PLCP. Aucune méthode supplémentaire n'est nécessaire pour délimiter les cellules ATM.
ADM : le champ de contrôle d'erreur d'en-tête (HEC) de l'en-tête de cellule ATM est utilisé pour délimiter les cellules ATM.
Remarque : la délimitation des cellules définit comment un périphérique récepteur reconnaît le début et la fin d'une cellule ATM.

Choix de tramage sur les interfaces Cisco

Vous pouvez configurer les interfaces de routeur ATM et de commutateur Catalyst Cisco avec ces

formats de tramage, selon le matériel spécifique. Il est important de noter que certains matériels utilisent des valeurs par défaut différentes. Par exemple, la valeur par défaut (et la seule option) sur le CS-AIP-DS3 est cbitplcp, tandis que les PA-A3-T3 et PA-A6-T3 utilisent la valeur par défaut cbitadm. Veuillez à vérifier le format de trame lors du remplacement du matériel. Les paramètres par défaut ne sont pas affichés dans la configuration en cours.

Utilisez la commande **atm framing** pour configurer une valeur autre que la valeur par défaut. Une interface doit être fermée/non fermée pour qu'une modification prenne effet.

Produit (DS-3)	m23plcp	cbitplcp	m23adm	cbitadm
PA-A6-T3	Oui	Oui	Oui	Oui
PA-A2-4T1C-T3ATM	Oui	Oui	Oui	Oui
PA-A3-T3	Oui	Oui	Oui	Oui
CX-AIP-DS3	Non	Oui	Non	Non
NP-1A-DS3 (4500/4700)	Oui	Oui	Oui	Oui*
NM-1A-T3 (2600/3600)	Oui	Oui	Oui	Oui
Module PAM Lightstream 1010 ou Catalyst 85x0	Oui	Oui	Oui	Oui
Module ATM Catalyst 5000	Oui	Oui	Oui	Oui

* cbitadm nécessite le logiciel Cisco IOS® Version 12.1(1)T ou ultérieure.

Produit (E3)	g832adm	g751adm	g751plcp
PA-A6-E3	Oui	Oui	Oui
PA-A2-4T1C-E3ATM	Oui	Oui	Oui
PA-A3-E3	Oui	Oui	Oui
CX-AIP-E3	Oui	Non	Oui
NP-1A-E3 (4500/4700)	Oui	Oui	Oui
NM-1A-E3 (2600/3600)	Oui	Oui	Oui
Module PAM Lightstream 1010 ou Catalyst 85x0	Oui	Oui	Oui

Confirmer votre configuration

Utilisez les commandes **show atm interface atm** et **show controllers atm** pour afficher le format de trame actif.

```
AIP#show atm interface atm 1/0
ATM interface ATM1/0:
AAL enabled: AAL5 , Maximum VCs: 2048, Current VCCs: 2
Tx buffers 256, Rx buffers 256, Exception Queue: 32, Raw Queue: 32
```

```
VP Filter: 0x7B, VCIs per VPI: 1024, Max. Datagram Size:4496
PLIM Type:E3 - 34Mbps, Framing is G.751 PLCP, TX clocking: LINE
31866 input, 27590 output, 0 IN fast, 0 OUT fast
Rate-Queue 0 set to 34000Kbps, reg=0x4C0 DYNAMIC, 2 VCCs
Config. is ACTIVE
```

```
PA-A3#show controllers atm 1/0/0
ATM1/0/0: Port adaptor specific information
Hardware is DS3 (45Mbps) port adaptor
Framer is PMC PM7345 S/UNI-PDH, SAR is LSI ATMIZER II
Framing mode: DS3 C-bit ADM
No alarm detected
Facility statistics: current interval elapsed 796 seconds
lcv      fbe      ezd      pe      ppe      febe      hcse
-----
lcv: Line Code Violation
be: Framing Bit Error
ezd: Summed Excessive Zeros
PE: Parity Error
ppe: Path Parity Error
febe: Far-end Block Error
hcse: Rx Cell HCS Error
```

Sur les interfaces autres que le processeur d'interface ATM (AIP), la commande **show controllers atm** affiche également des alarmes actives et des compteurs d'erreurs non nuls, appelés statistiques d'installation. Les valeurs non nulles indiquent un problème de câblage physique entre cette interface de routeur et un autre périphérique réseau, généralement un commutateur dans le cloud du fournisseur de réseau ATM.

Dépanner les incohérences de type de trame

Si le type de tramage à deux extrémités d'une liaison ATM ne correspond pas, l'interface ATM est désactivée. La commande **show controller atm** signale les défauts de Framer Out of Frame (FRMR OOF) et d'ATM Direct Mapping Out of Cell Delineation (ADM OCD), comme illustré dans ce résultat.

```
router#show controller atm 3/0
Interface ATM3/0 is down
Hardware is RS8234 ATM DS3
[output omitted]
Framer Chip Type PM7345
Framer Chip ID 0x20
Framer State RUNNING
Defect FRMR OOF
Defect ADM O OCD
Loopback Mode NONE
Clock Source INTERNAL
DS3 Scrambling ON
Framing DS3 C-bit direct mapping
```

Dépannez les erreurs OOF et O OCD en confirmant la configuration du tramage à chaque extrémité. Utilisez la commande **atm framing** pour configurer et expérimenter d'autres types de tramage.

[Request for Comments - Le document RFC 1407](#) définit les alarmes et les erreurs DS-3 et E3. Référez-vous à [Dépannage des problèmes de ligne et des erreurs sur les interfaces ATM DS-3 et E3](#) pour obtenir des conseils.