

Verständnis und Anpassung des TX-Ringwerts

Inhalt

[Einführung](#)

[Voraussetzungen](#)

[Anforderungen](#)

[Verwendete Komponenten](#)

[Konventionen](#)

[Partikel verstehen](#)

[Pufferringe verstehen](#)

[Übersicht über die PA-A3-Architektur](#)

[Transmit Ring Allocation Scheme auf dem PA-A3](#)

[Anzeigen der aktuellen Transmit Ring-Werte](#)

[Wann sollte der Übertragungsring eingestellt werden?](#)

[Auswirkungen von sehr kleinen Tx-Ring-Grenzwerten](#)

[Bekannte Probleme](#)

[Einstellen des Tx-Ring-Limit für 3600 und 2600 Router](#)

[Zugehörige Informationen](#)

Einführung

In diesem Dokument wird die Funktion eines Hardware-Übermittlungsringes und der Zweck des Befehls **tx-ring-limit** auf ATM-Router-Schnittstellenhardware beschrieben, die VC-Warteschlangen (Per Virtual Circuit) unterstützt.

Die mit Service-Richtlinien konfigurierten Cisco Router-Schnittstellen speichern Pakete für einen ATM VC in einem von zwei Warteschlangen-Sets, je nach Überlastungsstufe des VC:

Warteschlange	Standort	Warteschlangenmethoden	Es gelten die Service-Richtlinien	Befehl zum Einstellen
Hardware-Warteschlange oder Übertragungsring	Port-Adapter oder Netzwerkmodul	Nur FIFO	Nein	TX-Ring-Limit
Layer-3-Warteschlange	System- oder Schnittst	K/A	Ja	Variiert je nach Warteschla

	ellenpuffer für Layer-3-Prozessoren			ngenmethode: - vc-hold-queue - Warteschlangenlimit
--	-------------------------------------	--	--	--

Voraussetzungen

Anforderungen

Für dieses Dokument bestehen keine speziellen Anforderungen.

Verwendete Komponenten

Dieses Dokument ist nicht auf bestimmte Software- und Hardwareversionen beschränkt.

Konventionen

Weitere Informationen zu Dokumentkonventionen finden Sie unter [Cisco Technical Tips Conventions](#) (Technische Tipps zu Konventionen von Cisco).

Partikel verstehen

Bevor wir über den Übertragungsring sprechen, müssen wir zunächst verstehen, was ein Teilchen ist. Ein Teilchen bildet den grundlegenden Baustein der Paket-Pufferung auf vielen Plattformen, einschließlich der Cisco Router der Serie 7200 und des vielseitigen Schnittstellenprozessors (VIP) der Cisco Router der Serie 7500.

Je nach Paketlänge verwendet die Cisco IOS®-Software ein oder mehrere Partikel, um ein Paket zu speichern. Schauen wir uns ein Beispiel an. Beim Empfang eines 1200-Byte-Pakets ruft IOS das nächste freie Teilchen ab und kopiert die Paketdaten in das Teilchen. Wenn das erste Teilchen gefüllt ist, bewegt sich IOS zum nächsten freien Teilchen, verbindet es mit dem ersten Teilchen und kopiert die Daten weiter in dieses zweite Teilchen. Nach Abschluss werden die 1.200 Byte des Pakets in drei nicht zusammenhängenden Speichereinheiten gespeichert, die von IOS logischerweise Teil eines einzelnen Paket-Puffers sind.

Die IOS-Partikelgröße variiert von Plattform zu Plattform. Alle Partikel innerhalb eines Pools sind gleich groß. Diese Einheitlichkeit vereinfacht die Partikelmanagement-Algorithmen und trägt zu einer effizienten Speichernutzung bei.

Pufferringe verstehen

Neben öffentlichen und privaten Schnittstellenpools erstellt Cisco IOS spezielle Pufferkontrollstrukturen, die als Ringe bezeichnet werden. Cisco IOS- und Interface-Controller verwenden diese Ringe, um zu steuern, welche Puffer zum Empfangen und Übertragen von Paketen an die Medien verwendet werden. Die Ringe selbst bestehen aus mediencontrollerspezifischen Elementen, die auf einzelne Paket-Puffer an anderer Stelle im E/A-

Speicher verweisen.

Jede Schnittstelle verfügt über ein Paar Ringe - einen Empfangs-Ring für das Empfangen von Paketen und einen Übertragungsring für das Senden von Paketen. Die Größe der Ringe kann je nach Schnittstellencontroller variieren. Im Allgemeinen basiert die Größe des Übertragungsrings auf der Bandbreite der Schnittstelle bzw. VC und ist eine Leistung von zwei (Cisco Bug ID CSCdk17210).

Schnittstelle	Ringe					
Leitungsgeschwindigkeit (Mbit/s) <	2	10	20	30	40	...
Txcount	2	4	8	16	32	64

Hinweis: Auf der Plattform der 7200-Serie stammen die Pufferspeicher für das Übertragungspaket vom Empfangs-Ring der Ausgangsschnittstelle für ein geschichtetes Paket oder von einem öffentlichen Pool, wenn das Paket von IOS generiert wurde. Sie werden vom Übertragungsring getrennt und nach der Übertragung der Nutzlastdaten an ihren ursprünglichen Pool zurückgegeben.

Übersicht über die PA-A3-Architektur

Um eine hohe Weiterleitungsleistung sicherzustellen, verwendet der PA-A3-Port-Adapter separate SAR-Chips (Receive and Transmit Segmentation and Reassembly). Jeder SAR wird von einem eigenen Subsystem des integrierten Speichers zum Speichern von Paketen sowie von wichtigen Datenstrukturen wie der VC-Tabelle unterstützt. Dieser Speicher enthält speziell 4 MB SDRAM, der in Teilchen unterteilt ist.

Die folgende Tabelle zeigt die Anzahl und Größe der Partikel auf den Empfangs- und Übertragungswegen des PA-A3.

Klingelton	Partikelgröße	Anzahl der Partikel
Klingelton empfangen	288 Byte	K/A
Übertragungsring	576* Byte	6000 (144 Partikel sind reserviert)

* Die Partikelgröße des Übertragungsrings wird ebenfalls als 580 Byte beschrieben. Dieser Wert schließt den 4-Byte-ATM-Core-Header ein, der mit dem Paket im Router übertragen wird.

Die Größen in der obigen Tabelle wurden ausgewählt, da sie für maximale Leistung durch 48 (die Größe des Nutzlastfelds einer Zelle) und die Cache-Leitungsgröße (32 Byte) dividiert werden können. Sie wurden entwickelt, um zu verhindern, dass die SAR Verzögerungen zwischen Puffern einführt, wenn ein Paket mehrere Puffer erfordert. Die Übertragungspartikelgröße von 576 Byte wurde ebenfalls für etwa 90 Prozent der Internetpakete ausgewählt.

Transmit Ring Allocation Scheme auf dem PA-A3

Der PA-A3-Treiber weist jedem VC einen Standardwert für den Übertragungsring zu. Dieser Wert

variiert je nach der ATM-Servicekategorie, die dem VC zugewiesen wurde. In der folgenden Tabelle sind die Standardwerte aufgeführt.

VC Servicekategorie	PA-A3-OC3, T3, E3 Standardwert für den Übertragungsring	PA-A3-IMA-Standardwert für den Übertragungsring	PA-A3-OC12-Standardwert für den Klingelton für die Standardübertragung	Zeitpunkt der Durchsetzung
VBR-nrt	<p>Basierend auf Formel* *: $(48 \times \text{SCR}) / (\text{Artikel_Größe} \times 5)$ Der Mindestwert beträgt 40 und überschreibt jeden berechneten Wert unter 40 mit einer sehr niedrigen SCR. Hinweis: SCR ist die Zellenrate mit ATM-Overhead.</p>	<p>Basierend auf Formel: $(48 \times \text{SCR}) / (\text{Artikel_Größe} \times 5)$ Der Mindestwert beträgt 40 und überschreibt jeden berechneten Wert unter 40 mit einer sehr niedrigen SCR. Hinweis: SCR ist die Zellenrate mit ATM-Overhead.</p>	<p>Basierend auf der folgenden Formel: Durchschnittliche Rate $(\text{SCR}) \times 2 \times \text{TOTAL_CREDITS} / \text{VISIBLE_BANDWIDTH}$ $\text{TOTAL_CREDITS} = 8192$ $\text{VISIBLE_BANDWIDTH} = 599040$ Hinweis: Wenn diese Formel einen Wert berechnet, der unter dem Standardwert 128 liegt, wird der Grenzwert für den VC-Übertragungsring auf 128 festgelegt.</p>	Immer
ABR	128	128	K/A	Immer*
UBR	40	128	128	Nur wenn die Gesamtnutzung der Gutschriften 75

				Prozent oder den tx_thres hold- Wert übersch reitet, wie in show controlle r atm dargest ellt.
--	--	--	--	--

* Ursprünglich implementierte der PA-A3-OC12 keine stets aktive Beschränkung von VBR-nrt-PVCs auf den aktuellen Wert des Übertragungsringes. Die Bug-ID CSCdx11084 löst dieses Problem. .

** SCR sollte in Zellen/Sekunde ausgedrückt werden.

Anzeigen der aktuellen Transmit Ring-Werte

Ursprünglich war der Wert des Übertragungsringes nur über einen ausgeblendeten Befehl sichtbar. Der Befehl **show atm vc {vcd}** zeigt jetzt den aktuellen Wert an.

Sie können auch den Befehl **debug atm events** verwenden, um die VC-Setup-Meldungen zwischen dem PA-A3-Treiber und der Host-CPU anzuzeigen. Die folgenden Ausgabesätze wurden auf einem PA-A3 in einem Router der Serie 7200 erfasst. Der Wert für den Übertragungsring wird als "tx_limit" angezeigt, der das für einen bestimmten VC in der Übertragungsrichtung zugewiesene Kontingent für den Teilchenpuffer implementiert.

PVC 1/100 ist als VBR-nrt konfiguriert. Auf Basis einer SCR von 3500 Kbit/s weist der PA-A3 eine tx_limit von 137 zu. Um zu sehen, wie diese Berechnung vorgenommen wird, müssen wir eine SCR von 3500 Kbit/s in Zellen/Sekunde umwandeln. Beachten Sie, dass $(3.500.000 \text{ Bit/s}) * (1 \text{ Byte} / 8 \text{ Bit}) * (1 \text{ Zelle} / 53 \text{ Bytes}) = (3.500.000 \text{ Zellen}) / (8 * 53 \text{ Sek.}) = 8.254 \text{ Zellen} / \text{Sek.}$ Sobald der SCR-Wert in Zellen/Sekunde vorliegt, können wir die oben angegebene Formel auf $\text{tx_limit} = 137$ anwenden.

```
7200-17(config)#interface atm 4/0
  7200-17(config-if)#pvc 1/100
7200-17(config-if-atm-vc)#vbr-nrt 4000 3500 94
7200-17(config-if-atm-vc)#
*Oct 14 17:56:06.886: Reserved bw for 1/100 Available bw = 141500
7200-17(config-if-atm-vc)#exit
7200-17(config-if)#logging
*Oct 14 17:56:16.370: atmdx_setup_vc(ATM4/0): vc:6 vpi:1 vci:100 state:2 config_status:0
*Oct 14 17:56:16.370: atmdx_setup_cos(ATM4/0): vc:6 wred_name:- max_q:0
*Oct 14 17:56:16.370: atmdx_pas_vc_setup(ATM4/0): vcd 6, atm_hdr 0x00100640, mtu 4482
*Oct 14 17:56:16.370: VBR: pcr 9433, scr 8254, mbs 94
*Oct 14 17:56:16.370:   vc tx_limit=137, rx_limit=47
*Oct 14 17:56:16.374: Created 64-bit VC count
```

PVC 1/101 ist als ABR konfiguriert. Der PA-A3 weist dem ABR tx_limit den Standardwert 128 zu.

(Siehe Tabelle [oben](#).)

```
7200-17(config-if)#pvc 1/102
7200-17(config-if-atm-vc)#abr ?
  <1-155000>      Peak Cell Rate(PCR) in Kbps
  rate-factors   Specify rate increase and rate decrease factors (inverse)
7200-17(config-if-atm-vc)#abr 4000 1000
7200-17(config-if-atm-vc)#
*Oct 14 17:57:45.066: Reserved bw for 1/102 Available bw = 140500
*Oct 14 18:00:11.662: atmdx_setup_vc(ATM4/0): vc:8 vpi:1 vci:102 state:2 config_status:0
*Oct 14 18:00:11.662: atmdx_setup_cos(ATM4/0): vc:8 wred_name:- max_q:0
*Oct 14 18:00:11.662: atmdx_pas_vc_setup(ATM4/0): vcd 8, atm_hdr 0x00100660, mtu 4482
*Oct 14 18:00:11.662: ABR: pcr 9433, mcr 2358, icr 9433
*Oct 14 18:00:11.662:   vc tx_limit=128, rx_limit=47
*Oct 14 18:00:11.666: Created 64-bit VC counters
```

PVC 1/102 ist als UBR konfiguriert. Der PA-A3 weist den Standardwert "UBR tx_limit" von 40 zu. (Siehe [Tabelle](#) oben.)

```
7200-17(config-if)#pvc 1/101
7200-17(config-if-atm-vc)#ubr 10000
7200-17(config-if-atm-vc)#
*Oct 14 17:56:49.466: Reserved bw for 1/101 Available bw = 141500
*Oct 14 17:57:03.734: atmdx_setup_vc(ATM4/0): vc:7 vpi:1 vci:101 state:2 config_status:0
*Oct 14 17:57:03.734: atmdx_setup_cos(ATM4/0): vc:7 wred_name:- max_q:0
*Oct 14 17:57:03.734: atmdx_pas_vc_setup(ATM4/0): vcd 7, atm_hdr 0x00100650, mtu 4482
*Oct 14 17:57:03.734: UBR: pcr 23584
*Oct 14 17:57:03.734:   vc tx_limit=40, rx_limit=117
*Oct 14 17:57:03.738: Created 64-bit VC counters
```

Der Zweck der tx_limit besteht in der Implementierung eines VC-basierten Übermittlungskredit- oder Speicherzuweisungsschemas, das verhindert, dass ein einheitlich überbelegter VC alle Paketpufferressourcen erfasst und andere VCs daran hindert, normalen Datenverkehr innerhalb ihrer Datenverkehrsverträge zu übertragen.

Der PA-A3 führt unter zwei Bedingungen eine Speicherkreditprüfung durch:

- Individuelles Kontingent für jeden VBR-nrt und ABR VC - Vergleicht die Werte tx_count und tx_limit jedes VC. Er verwirft nachfolgende Pakete, wenn die tx_count-Größe die tx_limit für eine VC überschreitet. Es ist zu beachten, dass ein Burst von Paketen den Übertragungsring eines VBR-nrt VC zu einem bestimmten Zeitpunkt überschreiten kann und zu Ausgabeverwerfungen führen kann.
- Gesamtquote - Berücksichtigt den Wert "tx_threshold". Der PA-A3 ermöglicht größere Bursts auf UBR-VCs, indem Datenverkehrsrichtlinien auf diesen VCs nur durchgesetzt werden, wenn die Gesamt-Paketpufferauslastung auf dem PA-A3 diesen vordefinierten Grenzwert erreicht.

Hinweis: Wenn ein Paket mehrere Partikel benötigt und der Übertragungsring voll ist, ermöglicht PA-A3 einem VC, sein Kontingent zu überschreiten, wenn Partikel verfügbar sind. Dieses Schema ist so ausgelegt, dass eine kleine Anhäufung von Paketen ohne Ausgabeverwerfen bewältigt werden kann.

Der Befehl **show controller atm** zeigt mehrere Zähler an, die für die Übertragung von Gutschriften relevant sind.

```
7200-17#show controller atm 4/0
Interface ATM4/0 is up
```

```

Hardware is ENHANCED ATM PA - OC3 (155000Kbps)
Framer is PMC PM5346 S/UNI-155-LITE, SAR is LSI ATMIZER II
Firmware rev: G125, Framer rev: 0, ATMIZER II rev: 3
  idb=0x622105EC, ds=0x62217DE0, vc=0x62246A00
  slot 4, unit 9, subunit 0, fci_type 0x0059, ticks 190386
  1200 rx buffers: size=512, encap=64, trailer=28, magic=4
Curr Stats:
  VCC count: current=7, peak=7
  SAR crashes: Rx SAR=0, Tx SAR=0
  rx_cell_lost=0, rx_no_buffer=0, rx_crc_10=0
  rx_cell_len=0, rx_no_vcd=0, rx_cell_throttle=0, tx_aci_err=0
Rx Free Ring status:
  base=0x3E26E040, size=2048, write=176
Rx Compl Ring status:
  base=0x7B162E60, size=2048, read=1200
Tx Ring status:
  base=0x3E713540, size=8192, write=2157
Tx Compl Ring status:
  base=0x4B166EA0, size=4096, read=1078
BFD Cache status:
  base=0x62240980, size=6144, read=6142
Rx Cache status:
  base=0x62237E80, size=16, write=0
Tx Shadow status:
  base=0x62238900, size=8192, read=2143, write=2157
Control data:
  rx_max_spins=3, max_tx_count=17, tx_count=14
  rx_threshold=800, rx_count=0, tx_threshold=4608
  tx bfd write indx=0x4, rx_pool_info=0x62237F20

```

In der folgenden Tabelle werden die Werte beschrieben, die der PA-A3 zum Durchsetzen des gesamten Übertragungskreditregelungsprogramms verwendet:

Wert	Beschreibung
max_tx _Anza hl	Histogramm der maximalen Anzahl von Übertragungspeilchen, die je vom PA-A3-Mikrocode gehalten werden.
tx_cou nt	Gesamtanzahl der derzeit im Besitz des PA-A3-Mikrocodes befindlichen Übertragungspeilchen. Hinweis: Der PA-A3-Mikrocode verfolgt auch die tx_count-Werte der einzelnen VCs. Wenn ein Teilchen vom PA-A3-Treiber an den PA-A3-Mikrocode gesendet wird, erhöht sich die Anzahl tx_count um eins.
tx_thre shold	Wenn die Gesamtmenge der freien Paket-Puffer unter diesen Schwellenwert fällt, erzwingt der PA-A3 die Übertragung von Gutschriften auf UBR VCs. Beachten Sie, dass der PA-A3 immer die Übertragungskredite von VBR- und ABR-VCs erzwingt.

Wann sollte der Übertragungsring eingestellt werden?

Der Übertragungsring dient als Stagingbereich für die Übertragung von Paketen in der Leitung. Der Router muss eine ausreichende Anzahl von Paketen in den Übertragungsring einreihen und sicherstellen, dass der Schnittstellentreiber Pakete enthält, mit denen die verfügbaren

Zellenzeitschlitzte gefüllt werden können.

Ursprünglich passte der PA-A3-Treiber die Größe des Übertragungsrings nicht an, wenn eine Dienstrichtlinie mit latenzarmen Warteschlangen (Low Latency Queueing, LLQ) angewendet wurde. Bei aktuellen Images passt der PA-A3 den Wert von den oben angegebenen Standardwerten ab (Cisco Bug ID CSCds63407), um Warteschlangenverzögerungen zu minimieren.

Der Hauptgrund für die Optimierung des Übertragungsrings besteht in der Verringerung der Latenz, die durch Warteschlangenverwaltung verursacht wird. Berücksichtigen Sie bei der Einstellung des Übertragungsrings Folgendes:

- Bei jeder Netzwerkschnittstelle muss die Warteschlange zwischen Latenz und der Burst-Menge wählen, die die Schnittstelle unterstützen kann. Größere Warteschlangengrößen tragen zu längeren Spitzen bei und erhöhen die Verzögerung. Passen Sie die Größe einer Warteschlange an, wenn Sie den Eindruck haben, dass der VC-Datenverkehr unnötige Verzögerungen aufweist.
- Betrachten Sie die Paketgröße. Konfigurieren Sie einen **TX-Ring-Grenzwert**, der vier Pakete unterstützt. Wenn Ihre Pakete z. B. 1.500 Byte umfassen, legen Sie einen TX-Ring-Grenzwert von $16 = (4 \text{ Pakete}) * (4 \text{ Partikel})$ fest.
- Stellen Sie sicher, dass der Übertragungskredit groß genug ist, um ein MTU-großes Paket und/oder die Anzahl der Zellen, die der maximalen Burst-Größe (MBS) für eine VBR-Nrt-PVC entsprechen, zu unterstützen.
- Konfigurieren Sie einen niedrigen Wert mit VCs mit niedriger Bandbreite, z. B. mit einer SCR mit 128 Kbit/s. Bei einem VC mit niedriger Geschwindigkeit und einer SCR von 160 Kbit/s ist ein TX-Ring-Limit von zehn relativ hoch und kann zu einer signifikanten Latenz (z. B. Hunderten von Millisekunden) in der Warteschlange auf Treiberebene führen. Passen Sie den Tx-Ring-Grenzwert in dieser Konfiguration auf den Mindestwert an.
- Konfigurieren Sie höhere Werte für Hochgeschwindigkeits-VCs. Wenn ein Wert von weniger als vier ausgewählt wird, kann der VC die Übertragung mit der konfigurierten Geschwindigkeit verhindern, wenn der PA-A3 zu aggressiv den Rückdruck umsetzt und der Übertragungs-Ring nicht über ein bereites Paket verfügt, das auf die Übertragung wartet. Stellen Sie sicher, dass ein niedriger Wert den VC-Durchsatz nicht beeinflusst. (Siehe Cisco Bug-ID CSCdk17210.)

Anders ausgedrückt: Die Größe des Übertragungsrings muss klein genug sein, um Latenzzeiten aufgrund von Warteschlangen zu vermeiden, und sie muss groß genug sein, um Verwerfungen und die daraus resultierenden Auswirkungen auf TCP-basierte Datenflüsse zu vermeiden.

Eine Schnittstelle entfernt zunächst die Pakete aus dem Layer-3-Warteschlangensystem und stellt sie dann in die Warteschlange für den Übertragungsring. Service-Richtlinien gelten nur für Pakete in Layer-3-Warteschlangen und sind für den Übertragungsring transparent.

Die Warteschlangenverwaltung im Übertragungsring führt zu einer Serialisierungsverzögerung, die direkt proportional zur Tiefe des Rings ist. Eine übermäßige Serialisierungsverzögerung kann sich auf das Latenzbudget bei verzögerungsempfindlichen Anwendungen wie Sprachanwendungen auswirken. Cisco empfiehlt daher, die Größe des Übertragungsrings für VCs zu reduzieren, die Sprache übertragen. Wählen Sie einen Wert aus, der auf der Anzahl der durch den Übertragungsring eingeführten Serialisierungsverzögerung (ausgedrückt in Sekunden) basiert. Verwenden Sie die folgende Formel:

P = Packet size in bytes. Multiply by eight to convert to bits.

D = Transmit-ring depth.

S = Speed of the VC in bps.

Hinweis: IP-Pakete im Internet sind in der Regel eine von drei Größen: 64 Byte (z. B. Kontrollmeldungen), 1.500 Byte (z. B. Dateiübertragungen) oder 256 Byte (der gesamte andere Datenverkehr). Diese Werte erzeugen eine typische Internet-Paketgröße von 250 Byte.

Hinweis: In der folgenden Tabelle sind die Vor- und Nachteile von größeren oder kleineren Übertragungsringgrößen zusammengefasst:

Größe des Übertragungsrings	Vorteil	Nachteil
Hoher Wert	Wird für Daten-VCs empfohlen, um Spitzen zu bewältigen.	Nicht empfohlen für Sprach-VCs. Erhöhte Latenz und Jitter
Geringer Wert	Empfohlen für Sprach-VCs zur Verringerung von Verzögerungen durch Warteschlangen und Jitter.	Nicht empfohlen für VCs mit relativ hoher Geschwindigkeit. Kann einen reduzierten Durchsatz bewirken, wenn der Wert so niedrig ist, dass keine Pakete gesendet werden können, sobald die Leitung frei ist.

Verwenden Sie den Befehl **tx-ring-limit** im VC Konfigurationsmodus, um die Größe des Übertragungsrings anzupassen.

```
7200-1(config-subif)#pvc 2/2
  7200-1(config-if-atm-vc)#?
    ATM virtual circuit configuration commands:
abr                Enter Available Bit Rate (pcr)(mcr)
broadcast          Pseudo-broadcast
class-vc           Configure default vc-class name
default            Set a command to its defaults
encapsulation      Select ATM Encapsulation for VC
exit-vc            Exit from ATM VC configuration mode
ilmi               Configure ILMI management
inarp              Change the inverse arp timer on the PVC
no                 Negate a command or set its defaults
oam                Configure oam parameters
oam-pvc            Send oam cells on this pvc
protocol           Map an upper layer protocol to this connection.
random-detect      Configure WRED
service-policy     Attach a policy-map to a VC
transmit-priority  set the transmit priority for this VC
tx-ring-limit    Configure PA level transmit ring limit
ubr                Enter Unspecified Peak Cell Rate (pcr) in Kbps.
vbr-nrt            Enter Variable Bit Rate (pcr)(scr)(bcs)
7200-1(config-if-atm-vc)#tx-ring-limit ?
<3-6000>  Number (ring limit)
<cr>
```

Verwenden Sie den Befehl **show atm vc**, um den aktuell konfigurierten Wert anzuzeigen.

```
7200-1#show atm vc
VC 3 doesn't exist on interface ATM3/0
ATM5/0.2: VCD: 3, VPI: 2, VCI: 2
VBR-NRT, PeakRate: 30000, Average Rate: 20000, Burst Cells: 94
AAL5-LLC/SNAP, etype:0x0, Flags: 0x20, VCmode: 0x0
OAM frequency: 0 second(s)
PA TxRingLimit: 10
InARP frequency: 15 minutes(s)
Transmit priority 2
InPkts: 0, OutPkts: 0, InBytes: 0, OutBytes: 0
InPRoc: 0, OutPRoc: 0
InFast: 0, OutFast: 0, InAS: 0, OutAS: 0
InPktDrops: 0, OutPktDrops: 0
CrcErrors: 0, SarTimeOuts: 0, OverSizedSDUs: 0
OAM cells received: 0
OAM cells sent: 0
Status: UP
```

Zeigen Sie darüber hinaus mit dem Befehl **show atm pvc vpi/vci** die aktuellen Übertragungs- und Empfangsklingelgrenzen an. Die folgende Ausgabe wurde auf einem Router der Serie 7200 mit Cisco IOS Software Release 12.2(10) erfasst.

```
viking#show atm pvc 1/101
ATM6/0: VCD: 2, VPI: 1, VCI: 101
UBR, PeakRate: 149760
AAL5-LLC/SNAP, etype:0x0, Flags: 0xC20, VCmode: 0x0
OAM frequency: 0 second(s), OAM retry frequency: 1 second(s), OAM retry
frequency: 1 second(s)
OAM up retry count: 3, OAM down retry count: 5
OAM Loopback status: OAM Disabled
OAM VC state: Not Managed
ILMI VC state: Not Managed
VC TxRingLimit: 40 particles
VC Rx Limit: 800 particles
```

[Auswirkungen von sehr kleinen Tx-Ring-Grenzwerten](#)

Auf dem Übertragungspfad überträgt die Host-CPU die Nutzlast von den Host-Puffern an die lokalen Teilchenpuffer auf dem PA-A3. Die Firmware, die auf dem PA-A3 ausgeführt wird, speichert mehrere Pufferdeskriptoren und gibt diese in einer Gruppe frei. Während der Caching-Zeit akzeptiert der PA-A3 keine neuen Pakete, obwohl der Inhalt des lokalen Speichers auf das physische Kabel übertragen wurde. Mit diesem Schema soll die Gesamtleistung optimiert werden. Wenn Sie also einen nicht standardmäßigen Grenzwert für den TX-Ring konfigurieren, berücksichtigen Sie die Rückgabepause des Pufferdeskriptors.

Wenn Sie außerdem einen **TX-Ring-Grenzwert** von einem konfigurieren, der eine Partikelgröße von 576 Byte aufweist, wird ein 1500-Byte-Paket wie folgt aus der Warteschlange entfernt:

1. Der PA-A3-Treiber stellt das erste Teilchen im Übertragungsring in die Warteschlange und merkt, dass dieses Paket in zwei anderen Speicherpartikeln gespeichert ist.
2. Wenn der Übertragungsring beim nächsten Mal leer ist, wird das zweite Teilchen des Pakets in den Übertragungsring eingegeben.
3. Wenn der Übertragungsring beim nächsten Mal leer ist, wird das dritte Teilchen in den

Übertragungsring eingegeben.

Obwohl der Übertragungsring nur aus einem Partikel mit 576 Byte besteht, ist die MTU/Portgeschwindigkeit noch immer die ungünstigste Latenz über den Übertragungsring.

Bekannte Probleme

Wenn der Befehl **tx-ring-limit** über eine Anweisung der vc-Klasse auf einen VC angewendet wird, wendet der PA-A3 den konfigurierten Wert nicht an. Bestätigen Sie dieses Ergebnis, indem Sie den aktuellen Wert im Befehl **show atm vc detail** anzeigen. Die Einstellung des Übertragungsringes mithilfe einer VC-Klasse wurde in Version 12.1 der Cisco IOS-Software implementiert (Cisco Bug-ID CSCdm93064). CSCdv59010 löst ein Problem mit dem Tx-Ring-Limit in bestimmten Versionen der Cisco IOS Software, Version 12.2. Wenn Sie den Befehl **tx-ring-limit** über die Anweisung **vc-class** auf eine ATM-PVC anwenden, wird die Größe des Übertragungsringes nicht geändert. Bestätigen Sie dieses Ergebnis mit dem Befehl **show atm vc detail**, nachdem Sie den Befehl über die Befehlspaare **vc-class** und **class-vc** angewendet haben.

Wenn einem PVC auf einem PA-A3 in einem Cisco Router der Serie 7200 mit Cisco IOS Software Release 12.2(1) ein PVC hinzugefügt wird, wird der Befehl **tx-ring-limit** wie unten gezeigt dupliziert (Cisco Bug-ID CSCdu19350).

```
interface ATM1/0.1 point-to-point
  description dlci-101, cr3640
  ip unnumbered Loopback0
  pvc 0/101
    tx-ring-limit 3
    tx-ring-limit 3
```

Der Zustand ist harmlos und beeinträchtigt den Betrieb des Routers nicht.

Die Cisco Bug-ID CSCdv71623 löst ein Problem mit Ausgabeverwerfungen bei einer Multilink-PPP-Paketschnittstelle, wenn die Datenverkehrsrate deutlich unter der Leitungsgeschwindigkeit liegt. Dieses Problem wurde im CSCdv89201 an einer ATM-Schnittstelle mit einem Tx-Ring-Grenzwert von mehr als fünf erkannt. Das Problem wird besonders dann deutlich, wenn die Fragmentierung deaktiviert ist oder wenn die Verbindungsgewichte (Fragmentgrößenbegrenzungen) groß sind - häufig bei Verbindungen mit höherer Geschwindigkeit wie T1s oder E1s - und der Datenverkehr aus einer Mischung aus kleinen und großen Paketen besteht. Die Aktivierung der Fragmentierung und die Verwendung einer kleinen Fragmentgröße (durch den Schnittstellenkonfigurationsbefehl **ppp multilink fragment delay** festgelegt) verbessern den Betrieb erheblich. Stellen Sie jedoch sicher, dass Ihr Router über eine ausreichende Verarbeitungskapazität verfügt, um diese hohe Fragmentierung zu unterstützen, ohne die System-CPU zu überlasten, bevor Sie dies als Problemumgehung nutzen.

Die Cisco Bug-ID CSCdw29890 löst ein Problem mit der Annahme des Befehls "tx-ring-limit" durch die CLI für ATM-PVC-Pakete, tritt aber nicht in Kraft. Normalerweise müssen Sie jedoch nicht den **Tx-Ring-Grenzwert** für ATM PVC-Pakete ändern. Der Grund hierfür ist, dass durch die Reduzierung der Ringgröße die gesamte Übertragungspufferung in eine QoS-gesteuerte Warteschlange verschoben wird, sodass ein ankommendes Prioritätspaket sofort übertragen wird, um Verzögerungen bei Schnittstellen mit niedriger Geschwindigkeit zu minimieren. Bei ATM-PVC-Bundles werden Zellen aus Paketen aller angeschlossenen VCs immer gleichzeitig (und interleaved) gesendet, sodass die Verzögerung automatisch minimiert wird.

Einstellen des Tx-Ring-Limit für 3600 und 2600 Router

Aktuelle Cisco IOS Software-Images unterstützen die Anpassung des Übertragungsrings auf den ATM-Netzwerkmodulen für Cisco Router der Serien 2600 und 3600 (Cisco Bug-ID CSCdt73385). Der aktuelle Wert wird in der Ausgabe **show atm vc** angezeigt.

Zugehörige Informationen

- [Weitere ATM-Informationen](#)
- [Tools und Ressourcen - Cisco Systems](#)
- [Technischer Support und Dokumentation - Cisco Systems](#)